

---

# インクジェットとレーザープロセスを用いた微細電極パターンニング技術

## Fine Electrodes Patterning Technologies using Ink-jet Printing and Laser Processing

---

鈴木 幸栄\*  
Koei SUZUKI

小野寺 敦\*\*  
Atsushi ONODERA

田野 隆徳\*  
Takanori TANO

三浦 博\*  
Hiroshi MIURA

---

### 要 旨

---

フレキシブル基板上にフォトマスクと組み合わせた表面エネルギー制御インクジェット技術を用いて、トランジスタ1個と蓄積容量1個 (1T1C) からなる基本セルが全印刷としては世界最高レベルの解像度300 ppiを持つ、高精細有機薄膜トランジスタ (TFT) アレイを実現した。最小電極幅は15  $\mu\text{m}$  (設計値) と従来のインクジェット印刷の解像度を大きく超え、最小電極間スペースは0.8  $\mu\text{m}$  (設計値) とアライナーのレジスト解像度をも超える微細化を達成した。また、表面エネルギー制御インクジェット技術とレーザーアブレーションによるビアホール加工と合わせて、トランジスタ2個と蓄積容量1個 (2T1C) からなる基本セルが解像度150 ppiを持つ、高性能高精細な有機TFTアレイを形成した。更に、フォトマスクを用いた紫外線照射に代えてレーザー直描技術を用いることで、表面エネルギー制御インクジェット技術の利点を生かしつつ、デジタル性・オンデマンド性を高めた新規溝配線形成プロセスの可能性を示すことができた。

### ABSTRACT

---

A 300 ppi organic thin film transistor (OTFT) array, where the TFT has a pixel circuit with one transistor and one capacitor, is fabricated by the surface energy controlled ink-jet printing method on a flexible substrate. The TFT array pitch is 85  $\mu\text{m}$ , and the minimum width of the source electrode is 15  $\mu\text{m}$ , which is much finer than the resolution of the conventional ink-jet printing method. The minimum space of the electrodes is 0.8  $\mu\text{m}$ , which is finer than that of the aligner with photoresist. A high-performance and high-resolution 150 ppi OTFT array, where the TFT has a pixel circuit with two transistors and one capacitor, is fabricated by printing methods and laser processing of via holes. We have developed a surface energy controlled ink-jet printing method with a direct laser patterning process instead of UV irradiation with photomask. This hybrid technology adds digital processing and on-demand processing to the distinctive features of the surface controlled ink-jet printing process.

---

\* リコー技術研究所  
Ricoh Institute of Technology

\*\* 技術経営センター  
Management of Technology Center

# 1. はじめに

近年、フレキシブル基板上にデバイスを作製したフレキシブル・エレクトロニクスは、ヘルスケアや医療、物流、情報機器分野などで期待される電子デバイスを身にまとうウェアラブル・エレクトロニクスが注目を集めている。一方、デバイス作製法として、印刷でエレクトロニクスを作製するプリンテッド・エレクトロニクスが従来の半導体技術を用いたデバイス作製に比べて環境負荷が小さい低コスト製造技術として期待されており、印刷メディアとフレキシブル、ウェアラブルとは親和性が高い。有機TFT<sup>2,3)</sup>、RF-ID (radio frequency identifier) タグ<sup>4)</sup>、プリント基板<sup>5)</sup>、センサ<sup>6)</sup>、ディスプレイ<sup>7)</sup>などが試作され、人とSi半導体デバイスとの情報をやり取りするソフトなインターフェースを作製する技術としても注目を集めている。

プリンテッド・エレクトロニクスに用いられる印刷法は、有版プロセスと無版プロセスに分けられ、

作製するデバイス仕様に合わせて選択するのが望ましい。インクジェットに代表される無版プロセスは、非接触プロセス、オンデマンド、スケーラブルプロセスである反面、解像度、スループットに課題があり、バンク構造<sup>3)</sup>や自己組織化単分子膜<sup>8)</sup>による解像度改善の報告がある。

フォトマスクを用いた紫外線 (UV) 照射によって表面エネルギーを制御する新規機能性ポリイミドとインクジェット法を用いた表面エネルギー制御インクジェット技術<sup>9)</sup>を開発し、160 ppi, 200 ppi全印刷有機TFTバックプレーン<sup>10,11)</sup>によって、解像度、スループットの課題を改善してきた。今回、更なる高解像度化の結果と、表面エネルギー制御インクジェット技術とレーザープロセスを組み合わせることで、電極間接続技術およびそれを用いた高機能150 ppi 2T1C有機TFTアレイ<sup>12,13)</sup>、更にはデジタル性・オンデマンド性を高めた表面エネルギー制御インクジェット技術を紹介する。

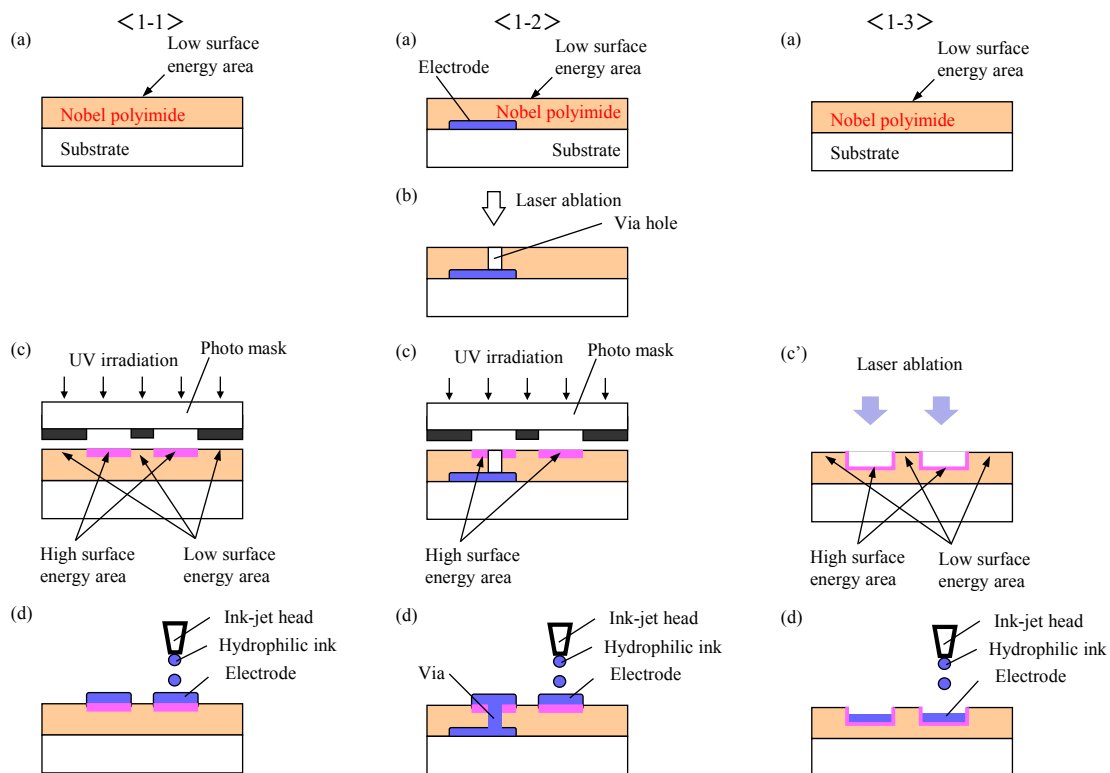


Fig. 1 Schematic diagram of the surface energy controlled ink-jet printing process (1-1), with via fabrication (1-2), and wiring groove process (1-3), (a) Nobel polyimide coating, (b) Via-hole patterning, (c) Formation of areas with different surface energy with photo-mask, (c') Formation of damascene with high surface energy area by laser ablation, (d) Fabrication of electrodes by ink-jet printing.

## 2. 技術

われわれは、Fig. 1-1に示すように、UV照射によって表面エネルギーを制御することのできる新規機能性ポリイミド材料を開発し、インクジェット法と組み合わせることで、従来よりも微細な電極を形成できる表面エネルギー制御インクジェット技術を開発してきた。

フレキシブル基板上新規機能性ポリイミド材料をスピコートやダイコートで成膜し、180℃焼成して薄膜を形成する。新規機能性ポリイミドは、絶縁性に優れるポリイミド主鎖と疎水性基を有する側鎖からなり、薄膜表面は低表面エネルギー（疎水性）となる。次いで、フォトマスクを介して波長200 nm～300 nmのUVを照射し、配線パターンに相当する部分の薄膜表面を高表面エネルギー（親水性）に変化させる。これは機能性ポリイミドの疎水性基の結合が切断され、大気中の水分と反応し水酸基となるため、現像などの追加ウェット処理は必要としない。次いでインクジェット法により、導電性材料を含有する親水性インクを高表面エネルギー部に選択的に塗布し、180℃で乾燥焼成することで電極を形成する。機能性ポリイミドをデバイスの構成要素である絶縁層と兼ねることで、従来のインクジェット法による電極形成に対して、UV照射の一工程を追加するだけでよい。

次に、レーザープロセスを用いて電極間接続をする方法をFig. 1-2に示す。あらかじめ下層に電極配線を形成した基板に対して、機能性ポリイミドを形成した後に、レーザーアブレーションにより機能性ポリイミドを部分的に除去し、ビアホールを形成する。その後フォトマスクを介したUV照射とインクジェット法による印刷、乾燥焼成により、ビア埋め込みと上層配線形成を同時に行う。フォトリソグラフィとエッチングによるビアホール加工に比べて格段に少ない工程数で加工ができるレーザーアブレーションは、印刷技術、特に光を用いた表面エネルギー制御インクジェット技術との親和性が高い。従来の表面エネルギー制御インクジェット技術に

レーザーアブレーションの一工程を追加するだけで、上下間の電極配線形成とビア接続を実現できる。

更に、レーザー直描によって高表面エネルギー部を形成する新たなプロセスをFig. 1-3に示す。Fig. 1-3 (c')に示すように、フォトマスクを介したUV照射に代えて、レーザー直描することで、フォトマスクを用いる必要がなくなり、インクジェット印刷とレーザー直描の特徴であるデジタル性・オンデマンド性を付与した表面エネルギー制御インクジェット技術を提供できる。レーザーの条件を設定することで、表面改質に加えてアブレーションによる溝加工も可能となる。表面エネルギーに加えて形状による効果と合わせて、インクジェット印刷後のウェット膜厚の許容範囲が広がるため、配線の厚さ方向の自由度を高めることができる。

## 3. 結果と考察

### 3-1 表面エネルギー制御インクジェット技術

#### 3-1-1 電極形成

フォトマスクを用いたプロセスによる表面エネルギー制御インクジェット技術の基本的な特徴を示す。

まず、表面平坦性について、Fig. 2 (a)に表面エネルギー制御を用いていない場合、Fig. 2 (b)に表面エネルギー制御を用いた場合のインクジェットによる電極パターンの光学顕微鏡像を示す。親水性インクはAgナノメタルインク、インクジェットの印刷データはどちらも同じもので、電極の上層には樹脂膜が形成されている。絶縁膜は塗布で形成されているため、大気側の絶縁膜は平坦で、局所的な干渉縞をもたらす絶縁膜の膜厚差は下層の電極の凹凸により生じる。Fig. 2 (a)では、樹脂膜の膜厚差を反映した干渉縞が見られることから電極表面の凹凸が大きいに対して、Fig. 2 (b)は干渉縞が見られず、高表面エネルギー部にインクが濡れ広がることによって表面平坦性の良好な電極を形成している。

次に、インクジェット印刷の印刷時間について、同様にFig. 2 (c)に表面エネルギー制御を用いていない場合、Fig. 2 (d)に表面エネルギー制御を用いた場合のインクジェットによる電極パターンの光学顕微鏡像を用いて説明する（こちらは電極の上層には樹脂膜の形成はない）。従来のインクジェット印刷によって、Fig. 2 (d)のようなパターンを形成する場合、パターンサイズに合わせた複数の液滴サイズ、多数のデータが必要となるが、表面エネルギー制御インクジェット技術を用いるとインクの濡れ広がりを利用して、印刷データはFig. 2 (c)に示したように、1種類の液滴サイズで、データも実際のパターンに比べて簡潔である。特に微細パターンになるほどこの効果は大きく、インクジェット工程のプロセス時間を大きく短縮できる。インクの濡れ広がりを利用して、より少ないデータ、少ない液滴種でパターンを形成できる点は、表面エネルギー制御インクジェット技術の大きな特徴の1つで、半導体プロセスの微細化が進むほどプロセスが複雑化することとは相反する特徴を示す。

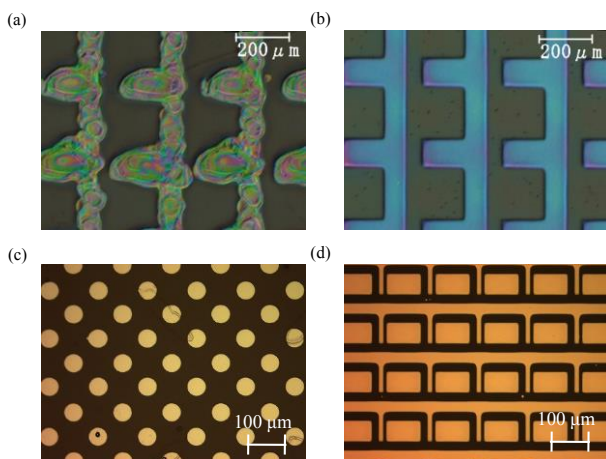


Fig. 2 Optical micrograph of electrodes (a) (c) without and (b) (d) with the surface energy controlled ink-jet printing.

更に、インクジェットの大きな課題である吐出曲がりに関して、Fig. 3に示す。線幅80  $\mu\text{m}$ に対して中心からの着弾位置を10  $\mu\text{m}$ ごとにずらした電極形成の様子を観察したところ、 $\pm 50 \mu\text{m}$ ずれてもフォト

マスクのパターンどおりの電極が形成でき、着弾位置の許容値が大きいことがわかる。エレクトロニクスにおいて、着弾位置のズレは電極間ショートにつながるため、許容値が大きいことは非常に大きな利点となる。

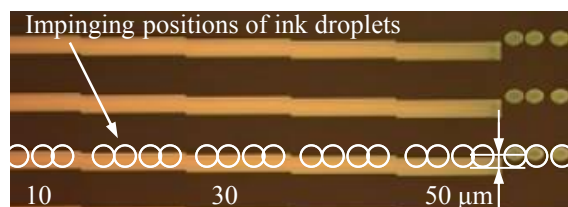


Fig. 3 Optical micrograph of electrodes line-width of 80  $\mu\text{m}$  to show alignment margin of the surface energy controlled ink-jet printing.

最後に解像度について、Fig. 2に示すようにフォトマスクに従った非常に精細度の高いパターンを形成できることがわかる。また、一例として電極間の設計スペースと歩留まりの関係をFig. 4に示す。歩留まりは100個の電極パターンについて光学顕微鏡観察により良好な分離が確認できた割合を示す。電極厚さが大きい場合 (Thickness B) は、10  $\mu\text{m}$ 以下から歩留まりの低下が見られるが、膜厚を最適化し、より厚さを小さくした場合 (Thickness A) は、スペース2  $\mu\text{m}$ まで高い歩留まりで電極が形成される。

更に、高解像度のフォトマスクを用いて、2.0, 1.5, 1.2, 1.0, 0.8, 0.6, 0.5  $\mu\text{m}$  (設計値) とスペースを変えて電極を作製したところ、Fig. 5に示すように設計値0.8  $\mu\text{m}$  (実測値1.4  $\mu\text{m}$ ) の分離した電極を形成できた。これは、従来のインクジェットの解像度 ( $\sim 50 \mu\text{m}$ ) を大きく超えるばかりでなく、UV照射に用いている露光機のレジスト解像度 ( $\sim 5 \mu\text{m}$ ) を超える分解能を実現している。親水性/撥水性界面での広がりメカニズム<sup>14,15</sup>も検討されているが、表面エネルギー制御の機能性ポリイミドは膜表面での現象で、レジストのような膜厚による解像度低下がないことが重要な要因の1つと思われる。

以上のことから、表面エネルギー制御インクジェット技術は、3つのプロセス上の特徴 (印刷の

メリットである少ないプロセス数の維持，インクジェット印刷時間の削減，着弾位置の許容値の増大と，2つのデバイス上の特徴（従来のインクジェットの解像度を大きく超える解像度と高い表面平坦性）を併せ持つ技術である。

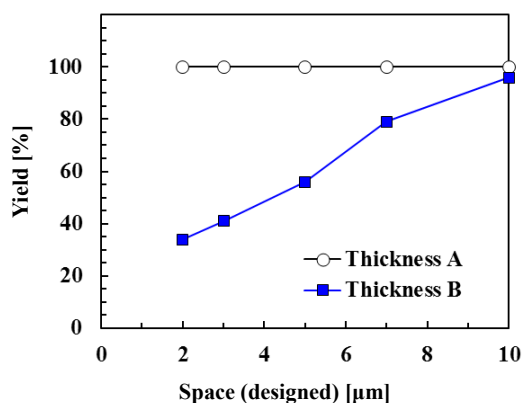


Fig. 4 Relationship between yield of electrodes separation and designed space against electrodes thickness.

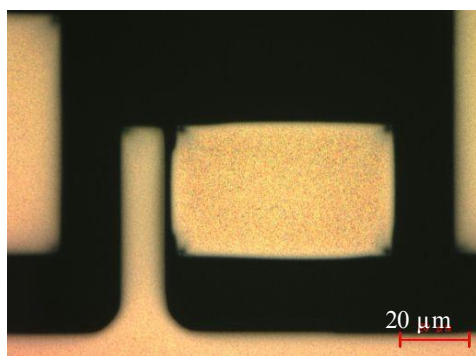


Fig. 5 Optical micrograph of electrodes with minimum space 0.8 μm (designed).

### 3-1-2 ビア接続

次に，Fig. 1-2に示すレーザープロセスを用いた電極間接続を実現するため，Test Element Group (TEG) にて，電極線幅60 μm，ビアホール径20 μm，960個からなるビアホールチェーンを形成した。フォトマスクを用いた表面エネルギー制御インクジェット技術によるAg下部電極上に，機能性ポリイミド薄膜を成膜し，波長248 nmのKrFエキシマ

レーザーを用いて照射強度を制御してビアホールを形成する。次いで，上部電極パターンに相当した開口を持つフォトマスクを介してUV照射し，高表面エネルギー部を形成する。そこに親水性のAgナノメタルインクをインクジェットで選択的に塗布，乾燥焼成し，上部電極形成とビア埋め込みを同時に行った。ビア抵抗は0.1 Ω/個以下と非常に良好な電気抵抗を実現した。このときのビア部の断面SEM写真をFig. 6に示す。ビア埋め込み部は，蒸着法やスパッタ法などのドライプロセスのコンフォーマルなカバレッジとは異なり，ウェットプロセス特有の低部に流れ込んだカバレッジとなっている。上下電極の印刷工程にレーザーアブレーションによるビアホール加工の一工程を追加するだけで電極間接続を実現し，レーザー加工と印刷の親和性のよさを示すことができた。

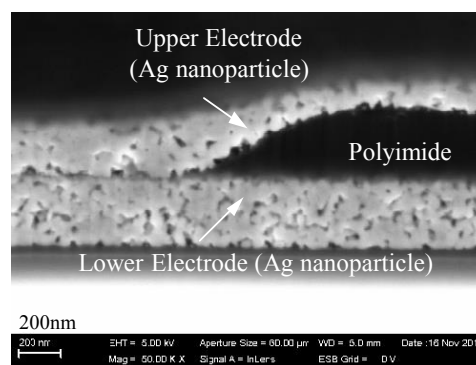


Fig. 6 A cross-section SEM image of a via.

### 3-1-3 溝配線

Fig. 1-3のレーザー直描を用いた新規配線プロセスの結果を示す。上記同様，機能性ポリイミド薄膜を形成した後，フォトマスクに代えて，電極パターンに相当するCADデータに従い，波長266 nmのLD励起固体レーザーのビームを走査して親水性領域を直接描画する。ここで，レーザーの照射強度を調整することで，機能性ポリイミドの表面改質とレーザーアブレーションによる溝加工深さを制御することができる。Fig. 7には，新規機能性ポリイミド ((b))，従来ポリイミド ((a)) でのAg電極の広がりを

示す。溝深さはそれぞれ (a) 260 nm, (b) 170 nm であった。Fig. 7 (a)のように従来ポリイミドに形成された凹形状だけでは親水性のAgナノメタルインクの広がりを抑制できないが、Fig. 7 (b)のように新規機能性ポリイミドに形成された親水性凹部と疎水性平坦部の場合には、溝幅よりも大きなインクジェット液滴サイズであっても、親水性凹部に親水性のAgナノメタルインクが選択的に塗布され、微細電極パターンが形成できる。

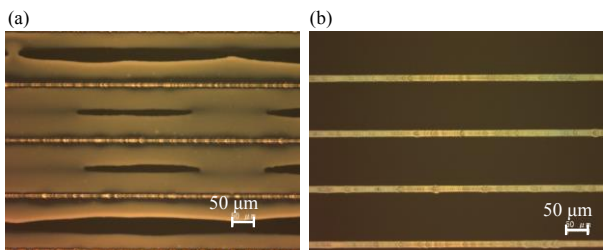


Fig. 7 Optical micrograph of wiring grooves (a) with conventional polyimide and (b) with surface energy controlled novel polyimide.

Fig. 8には、より大きな溝形状において、レーザーアブレーションによる溝加工とそれに引き続くインクジェット印刷による埋め込みの表面形状を触針式表面段差計で計測した結果を示す。レーザーアブレーションによって深さ627 nmの矩形の溝が形成され、Agナノメタルインクのインクジェット印刷、180℃焼成乾燥後、深さ449 nmとなり、溝配線が形成されているのがわかる。電極線幅21-28 μm、膜厚178 nmで、体積抵抗率 $4.41 \times 10^{-4} \Omega\text{cm}$ を実現した。従来のフォトマスクを用いた電極形状に比べて、インク液適量を制御し溝形状による電極膜厚方向の自由度が増すことが特徴である。それによって、電気回路として求められる電極抵抗値に幅ができ、実装時に求められる機械的強度に対しての電極設計が容易になる。インクジェット印刷とレーザー直描のデジタル性・オンデマンド性を兼ね備えた表面エネルギー制御インクジェット技術といえる。

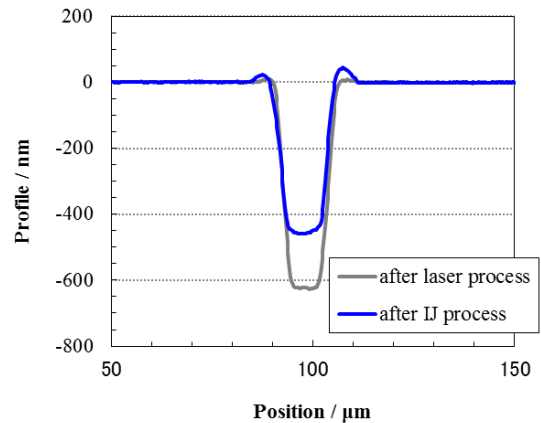


Fig. 8 Surface profile of wiring groove after laser process and ink-jet printing process.

### 3-2 インテグレーション

#### 3-2-1 200 ppi / 300 ppi 1T1C OTFT

プリントド・エレクトロニクスにおいては、パターンニングと成膜が同一工程であることが、下層の機能層が後工程の印刷で劣化しないことが、デバイス作製のプロセスインテグレーション上で重要な観点である。われわれは、印刷特性に優れる高分子有機半導体を用い、先に示した表面エネルギー制御インクジェット技術とスクリーン印刷技術などを駆使して、 $159 \mu\text{m} \times 159 \mu\text{m}$ ピッチ全印刷有機TFTバックプレーンを試作した。更に高解像度、高性能のバックプレーンを作製するため、有機半導体として低分子材料を選択し、TFTデザイン、印刷材料・プロセスを改善して、Fig. 9, Table 1に示すように、 $127 \mu\text{m} \times 127 \mu\text{m}$ ピッチ200 ppi全印刷有機TFTバックプレーン、更には $85 \mu\text{m} \times 85 \mu\text{m}$ ピッチ300 ppi全印刷有機TFTアレイを作製した。



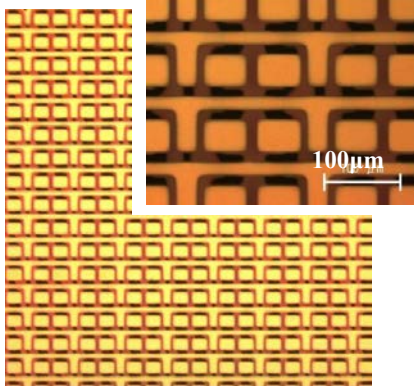


Fig. 9 Optical micrograph of a 300 ppi printed OTFT array with 1T1C after S/D electrodes fabrication.

Table 1 Design rule of OTFT array with 1T1C.

	160 ppi	200 ppi	300 ppi
TFTピッチ (μm)	159	127	85
最小ゲート線 L/S (μm/μm)	40/20	30/15	25/10
最小ソース線 L/S (μm/μm)	40/20	30/15	20/10
最小ソース電極幅 (μm)	20	15	-
最小チャネル長 L (μm)	5	5	5 (3)

一方、プリンテッド・エレクトロニクスの課題である電気特性について、全印刷有機TFTの結果をFig. 10に示す。200 ppi有機TFT（チャネル幅/チャネル長  $W/L = 57 \mu\text{m}/5 \mu\text{m}$ ）の有機半導体印刷後（OSC），移動度 $0.25 \text{ cm}^2/\text{Vs}$ ，しきい値電圧 $V_{th} 1.3 \text{ V}$ ，オンオフ電流比 $10^6$ のTFT特性が，画素電極印刷後（pixel electrode），移動度 $0.12 \text{ cm}^2/\text{Vs}$ ，しきい値電圧 $V_{th} 3.9 \text{ V}$ とやや低下するものの，全印刷プロセスによる有機TFTとしては良好な特性を示した。また，微細化した300 ppi全印刷有機TFTアレイ（TFTピッチ $85 \mu\text{m} \times 85 \mu\text{m}$ ，チャネル幅/チャネル長 $W/L = 45 \mu\text{m}/5 \mu\text{m}$ ）において，Fig. 10に示すように低分子有機半導体の印刷後，移動度 $0.32 \text{ cm}^2/\text{Vs}$ ，しきい値電圧 $V_{th} 1.5 \text{ V}$ ，オンオフ電流比 $10^6$ と，200 ppi全印刷有機TFTアレイと同等の特性を示し，TFT微細化による特性低下は見られなかった。

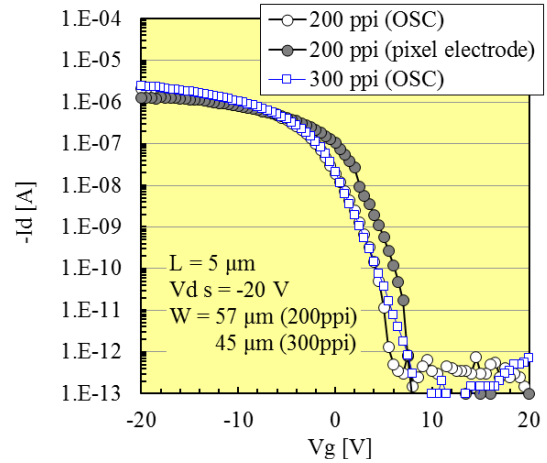


Fig. 10 Transfer characteristic of all-printed OTFT array with 1T1C.

### 3-2-2 150 ppi 2T1C OTFT

レーザープロセスによるビア形成によって高機能性を実現した回路，トランジスタ2つと蓄積容量1つを回路的に接続した2T1C TFTアレイの光学顕微鏡像と電気特性をFig. 11, 12に示す。基本TFTピッチは， $169 \mu\text{m} \times 169 \mu\text{m}$ ，スイッチングトランジスタ $T_{sw}$ ，ドライビングトランジスタ $T_{dr}$ とも，チャネル幅/チャネル長  $W/L = 40 \mu\text{m}/5 \mu\text{m}$ ，ゲート線の最小線幅は $25 \mu\text{m}$ ，スペース $10 \mu\text{m}$ ，ソース線の最小線幅 $15 \mu\text{m}$ ，スペース $10 \mu\text{m}$ と，ソース線幅を更に微細化した300 ppi TFTのデザインルール相当，2つのトランジスタはビア（径 $20 \mu\text{m}$ ）によって電氣的に接続されている。

一方，電気特性は低分子有機半導体印刷後，移動度 $0.19 \text{ cm}^2/\text{Vs}$ ，しきい値電圧 $V_{th} 5.4 \text{ V}$ ，オンオフ電流比 $10^6$ と，300 ppi全印刷有機TFTと同等の特性を示し，Fig. 12に示すようにスイッチングトランジスタの $V_{sel}$ によってドライビングトランジスタ特性を制御できる。

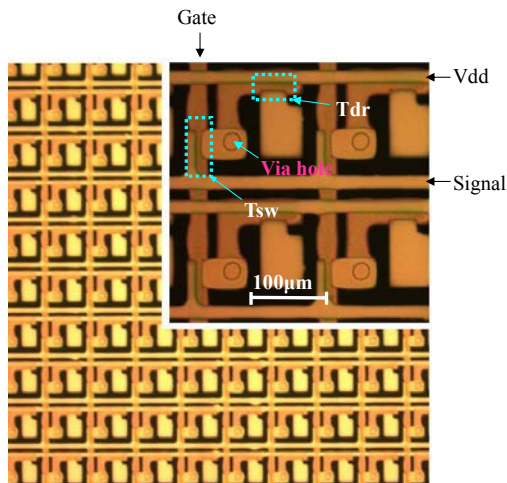


Fig. 11 Optical micrograph of a 150 ppi printed OTFT array with 2T1C after S/D electrodes fabrication.

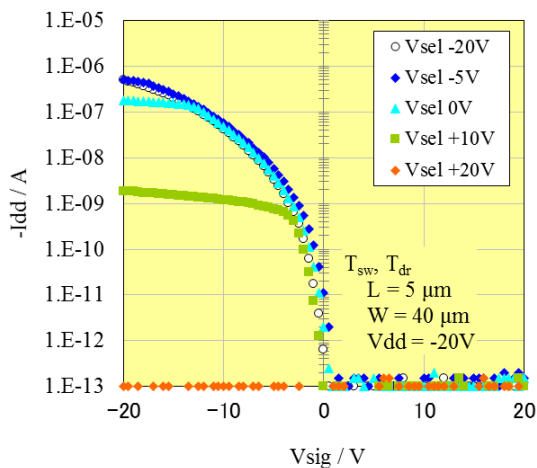


Fig. 12 Static characteristic of integrated transistor circuit of a 150 ppi OTFT array with 2T1C (channel length  $L = 5 \mu\text{m}$ ).

### 3-3 200 ppi EPDアプリケーション

最後に、フレキシブル・エレクトロニクスの試作デバイスとして、200 ppi全印刷有機TFTバックプレーンを自社製の電気泳動シートと張り合わせた電気泳動ディスプレイ (EPD) をFig. 13に示す。対角3.2インチ540×260画素、6 pointの文字表示を実現することができた。

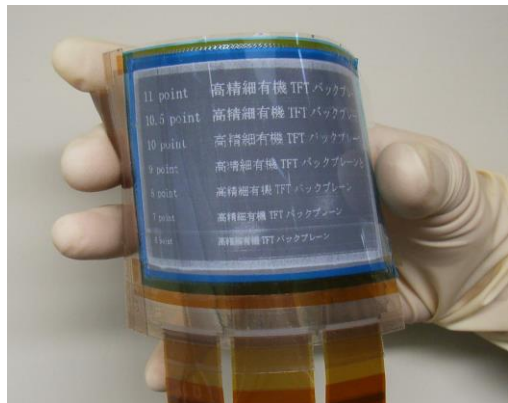


Fig. 13 Photograph of a 3.2 inch flexible EPD driven by a 200 ppi all-printed OTFT backplane.

## 4. まとめ

本稿では、プリントド・エレクトロニクスの課題である解像度、電気特性、プロセスマッチングの課題に対して、微細電極形成ができる表面エネルギー制御インクジェット技術により、全印刷としては世界最高レベルのTFTピッチ $85 \mu\text{m}$ 有機TFTアレイ、最小電極幅 $15 \mu\text{m}$ 、最小電極間スペース $0.8 \mu\text{m}$ と、高い解像度、プロセスインテグレーションを示し、電子ペーパー用途としては十分な電気特性を実現した。レーザーアブレーションによるビア加工と合わせた高機能な150 ppi 2T1C有機TFTアレイ、フォトマスクを用いた紫外線照射に代えてレーザー直描技術を用いることで、表面エネルギー制御インクジェット技術の利点を生かしつつ、デジタル性・オンデマンド性を高めた新規溝配線形成プロセスと、印刷技術とレーザー技術を融合して、新たなデジタルファブリケーションの可能性を示すことができた。



## 参考文献

- 1) T. Sekitani et al.: Flexible organic transistors and circuits with extreme bending stability, *Nature Materials*, Vol. 9, No. 12, pp. 1015-1022 (2010).
- 2) Z. Bao et al.: High-Performance Plastic Transistors Fabricated by Printing Techniques, *Chem. Mater.*, Vol. 9, pp. 1299-1301 (1997).
- 3) H. Sirringhaus et al.: High-Resolution Inkjet Printing of All-Polymer Transistor Circuits, *Science*, Vol. 290, pp. 2123-2126 (2000).
- 4) V. Subramanian et al.: Progress Toward Development of All-Printed RFID Tags: Materials, Processes, and Devices, *Proceedings of the IEEE*, Vol. 93, No. 7, pp. 1330-1338 (2005).
- 5) M. Mantysalo et al.: Evaluation of Inkjet Technology for Electronic Packaging and System Integration, *Proc. ECTC'07*, pp. 89-94 (2007).
- 6) Y. Noguchi, T. Sekitani, T. Someya: Organic-transistor-based flexible pressure sensors using ink-jet-printed electrodes and gate dielectric layers, *Appl. Phys. Lett.*, Vol. 89 253507 (2006).
- 7) T. Okubo et al.: 10.5-inch VGA All-printed Flexible Organic TFT Backplane for Electrophoretic Displays, *Proc. IDW'07*, pp. 463-465 (2007).
- 8) T. Arai et al.: Self-Aligned Fabrication Process of Electrode for Organic Thin-Film Transistors on Flexible Substrate Using Photosensitive Self-Assembled Monolayers, *Jpn. J. Appl. Phys.*, Vol. 46, No. 4B, pp. 2700-2703 (2007).
- 9) T. Tano et al.: Organic Thin-film Transistors with a Novel Polyimide Gate Insulator, *AMLCD2004 Digest*, pp. 37-40 (2004).
- 10) K. Suzuki et al.: A 160 ppi All-printed Organic TFT Backplane for Flexible Electrophoretic Displays, *IDW'08 Digest*, pp. 1477-1478 (2008).
- 11) K. Suzuki et al.: Fabrication of All-printed Organic TFT Array on Flexible Substrate, *J. Photopolym. Sci. Technol.*, Vol. 24, pp. 565-570 (2011).
- 12) A. Onodera et al.: Fabrication of Organic TFT Array using Ink-jet Printing and Laser Processing, *Proc. ICFPE2012*, S5-I2 (2012).
- 13) K. Suzuki et al.: High-resolution Patterning Technologies using Ink-jet Printing and Laser Processing for Organic TFT Array, *Proc. NIP29/DF2013*, pp. 519-523 (2013).
- 14) 宮本公明: 撥水性パターニングにおける表面間力におけるハジキ流動, *Fujifilm Research & Development*, No.58, pp. 65-71 (2013).
- 15) Y. Noda et al.: Observation and simulation of microdroplet shapes on surface-energy-patterned substrates: Contact line engineering for printed electronics, *J. Appl. Phys.*, Vol. 114, 044905 (2013).