

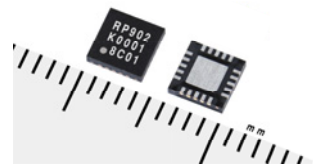
青色レーザー光ディスク用システム電源IC RP902K

System Power Supply Management IC for Blue Laser Optical Disc Drive, RP902K

福島 正展*	石坂 保弘**	萩野 浩一***	山田 真一郎*
Masanobu FUKUSHIMA	Yasuhiro ISHIZAKA	Koichi HAGINO	Shinichiro YAMADA
古瀬 勝久**	室田 俊也**		
Katsuhisa FURUSE	Toshiya MUROTA		

要 旨

RP902Kは、青色レーザーを使用した光ディスクドライブ用に最適化したシステム電源である。光ディスクのDSP（Digital Servo Processor）コア用電源に降圧コンバータ、アナログとIO用電源に降圧コンバータ、レーザーダイオードドライバー用に、動作中に出力電圧を可変できる昇圧コンバータ、入力電圧を監視する電圧検出器、更に立上げシーケンスやマルチ電源で影響が大きくなるノイズを削減するデジタル制御回路を集積した。小型PKG、高効率、安定動作を実現したため、光ディスクシステムの電源を、小面積、低消費電力で、容易に設計可能である。本稿では、RP902Kの製品の概要、達成したエコ関連技術、低ノイズのための技術、昇圧ダイナミック可変技術、その他の技術について記載する。



ABSTRACT

The RP902K is a power management IC optimized for optical disc drive using blue laser diode. It integrates a step-down DCDC converter for DSP core, a step-down DCDC converter for analog and IO circuits, a step-up DCDC converter which has the function of changing output dynamically for laser diode driver, a voltage detector to monitor input voltage, and digital circuits which control “power on sequence” and decrease noise, when more than two DCDC converters operate simultaneously.

The RP902K is mounted in small package, has high efficiency, and stable operation as features, so it is easy to design power supply of optical disc drive, and then the system achieves small size and low power consumption. This paper explains the technology about ecology, noise suppression, and changing output dynamically.

* 電子デバイスカンパニー 第二製品部
2nd Business Section, Electronic Devices Company

** 電子デバイスカンパニー 画像LSI開発センター
Imaging Syetem LSI Development Center, Electronic Devices Company

*** 電子デバイスカンパニー 第三製品部
3rd Business Section, Electronic Devices Company

1. 背景と目的

光ディスクドライブは、赤色レーザーを使用したDVDから、より大容量の青色レーザーを使用したブルーレイディスク（BD）へ移行されており、市場も急速に拡大している。RP902Kは、BDの中で、特により低消費電力が求められるノートPC用に最適なシステム電源である。ワンチップで、BDの電源を構成でき、従来のドライブ用電源よりも高い変換効率で電源を構成できる事を目標に製品開発を行った。また青色レーザーダイオードドライバー（LDD）用の昇圧電源への要求に応えるため、電圧をダイナミックに可変できる機能を備えると共に、特にシステム電源で問題となるノイズ発生を可能な限り抑えたことにより、容易にBDシステムの電源を構成できる特徴を持つ。

本稿では、RP902Kで達成したエコ関連技術、低ノイズのための技術、昇圧ダイナミック可変技術について記載する。

2. 製品の概要

本製品は、光ディスク制御の核となるデジタルサーボプロセッサ（DSP）の内部回路用電源、アナログ回路及びIO用電源、レーザーダイオードドライバー（LDD）用電源に、計3チャンネルのDCDCコンバータと入力電圧を監視する電圧検出器（VD）を備えたシステム電源である。各電源のBDシステムへの供給先をFig.1に、主な仕様をTable 1に示す。

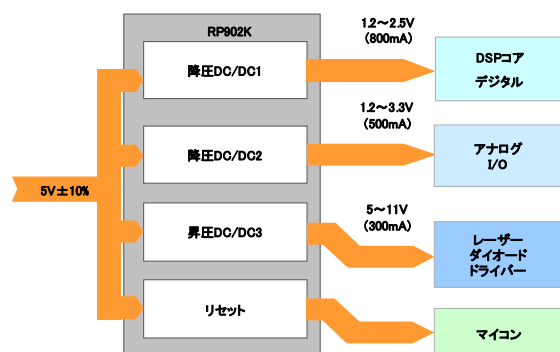


Fig.1 Power Supply Diagram of BD-Drive.

Table 1 Specification of RP902K.

タイプ	仕様			
	降圧	降圧	昇圧	VD
制御方式	PWM/VFM 自動切換	PWM	PWM	-
入力電圧範囲	4.5Vto5.5V			
出力電圧範囲	1.2Vto2.5V	1.2Vto3.3V	5.0Vto11.0V (外部設定)	3.0Vto5.0V (VD)
電圧精度	±2.0%	±2.0%	±2.0%	±2.0%
周波数	1.35MHz			
出力ドライバーTr.	内蔵			
出力電流	800mA	500mA	300mA (外付けFETで大 電流対応可)	-
UVLO	機能有り(VD制御)			
ソフトスタート	機能有り(デジタル制御)			
保護回路	各DCDC保護条件成立で、全リセット型			
パッケージ	QFN0404-20			
立上げシーケンス	機能有り (DCDC1→DCDC2→DCDC3) 又は (DCDC2→DCDC1→DCDC3)			

3. 技術の特徴

3-1 エコ関連技術

3-1-1 DCDC複合化による損失削減効果

従来のBDドライブは、低消費電力が求められるノートPC用途といえども、電源システムを全てDCDCコンバータで構成するよりも、降圧DCDC、VR、昇圧DCDC等のVRを含めた単品電源で構成されている場合が多かった。RP902Kは、全てのチャンネルで高効率なDCDCコンバータを搭載し、本製品を用いることにより、低消費電力なドライブ設計が出来る。Table 2には、1チャンネルだけVRを使った構成から、全てDCDCに変更した比較表で、1チャンネルをDCDCに置き換えただけでも、全体のエネルギー損失は、従来比約10/17=58%に抑えられる効果を示している。

Table 2 Comparison of Efficiency & Loss.

	構成	Vout/Iout	効率	全体	損失
従来の構成	降圧DCDC	1.8V/300mA	87%	83%	17%
	VR	3.3V/200mA	66%		
	昇圧DCDC	11V/150mA	90%		
RP902K	降圧DCDC	1.8V/300mA	87%	90%	10%
	降圧DCDC	3.3V/200mA	94%		
	昇圧DCDC	11V/150mA	90%		

3-1-2 リコーCMOSプロセス

RP902Kは、リコーOCS65プロセスを使用している。OCS65プロセスは、0.30 μ mルール of の微細アナログCMOSプロセスで、累計約1億個の出荷実績を持つ携帯電話用システム電源製品の製造プロセスである。モバイル用途のため、低電圧動作、低リーク、低バラツキ等の優れたトランジスタ特性に加え、容量、抵抗等の高精度なパッシブ素子を備え、低消費電力かつ高性能なアナログ回路設計が可能、またデジアナ混載にも最適なプロセスである。

本製品では、上記特性を生かした設計に加えて、基本プロセスにプラスして、トリプルウェル構造オプションを採用したことで、DCDCコンバータのドライバーが発生させるノイズが、他のアナログ回路に回りこまないような低ノイズ設計が実現できている。

3-1-3 PWM/VFM自動切換えアーキテクチャ

本製品の降圧DCDC1は、電流モード、同期整流型、PWM/VFMの自動切換えアーキテクチャを採用している。

電流モードで高速な過渡応答を実現し、同期整流で外付けのダイオード部品が不要となる。また負荷電流が多い場合には、1.35MHzのPWM（Pulse Width Modulation）で動作し、システムがスタンバイ状態に準ずる負荷電流が少ない場合には、自動的にDCDCコンバータの動作周波数が下がっていくVFM（Variable Frequency Modulation）動作に切替わる事で、自己消費電力を少なくし、エネルギー変換効率を高めるアーキテクチャを採用している。

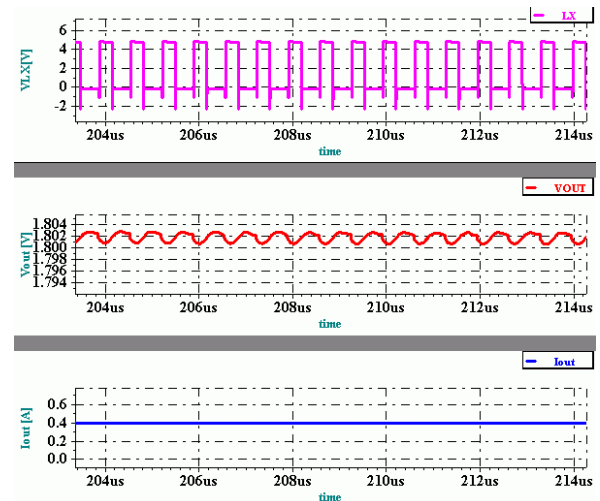


Fig.2 PWM Operation.

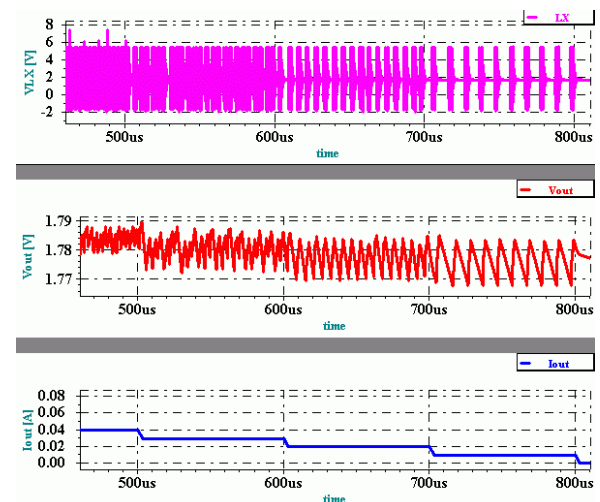


Fig.3 VFM Operation.

Fig.2とFig.3に、PWMとVFM動作のシミュレーション波形を示す（波形は、上からドライバースイッチング波形、出力電圧波形、負荷電流に相当）。

Fig.2のPWM動作は、負荷電流が多い場合で、PWMの連続動作を示しており、Fig.3のVFM動作では、下段の負荷電流が小さくなると、上段のドライバースイッチング波形の周波数が下がる様子を示している。

3-1-4 ICの小型化・低コスト化技術

ICのパッケージを小型化するに従って、放熱特性は悪くなり、発熱が問題となってくる。またシステムの高性能化に伴って、電源ICへの大電流出力要求に対応していくと、IC内部の熱損失が増大し、小型

パッケージ化に制約をうけることになる。本製品は、ノートPC用のドライブに使われることを想定しているため、特に小型PKGが要求される。このトレードオフ要求に対して、多くのドライブメーカに要求仕様をヒアリングし、各チャンネルに求められる最大電流を、平均的なBDドライブで最適化し製品仕様を決定した。特にLDDへの電源となる昇圧DCDCはその発熱量が大きく、現状開発中のドライブ速度迄は、内蔵ドライバーで対応し、将来のドライブ高速化に伴う大電流化に対しては、外部FET用の制御信号を出力する機能を持たせる事による割り切りでチップサイズを抑え、大電流と小型化のトレードオフ仕様の最適化を実現した。

一般的にICを集積化すると、PKGのアセンブリ、テストコストが集約され低コスト化が図れるが、本製品では複数のIC機能を複合化する際に、各々構成する回路ブロックの共用化を行っている。例えば、各DCDCコンバータ内のクロック生成回路、基準電圧・電流生成回路、ソフトスタート制御回路、保護回路などを共通で使用することで回路規模の縮小を行ない、小チップサイズ化を図り4mm×4mm角のQFN4040-20PKGに収める事ができた。

上記のように、大電流出力要求と発熱問題に合わせて対応しかつチップサイズを抑えることにより、ICの小型化・低コスト化を実現している。

3-2 低ノイズ化技術

3-2-1 立上げシーケンス&ソフトスタート

複数の電源電圧をもつシステムでは、電源供給先のLSI等の制約があり、もし制約を守れない時には、最悪の場合LSIの破壊につながるため、システム側で電源の立上げ順番の制御が必要になる。そのため従来は、電源ICの外部回路で対応していたが、立上げ時の突入電流で苦慮していた。本製品では、立上げシーケンス制御とソフトスタート制御（SS）を、VD、内部デジタル回路、及び内部DACを用いて制御し、立上げシーケンス制御と突入電流の削減を合わせて実現している。Fig.4にSSを含む立上げシーケンスを示す。この図では、各DCDCの出力電圧の波形を示しているが、

VDで、入力電圧を監視してある一定電圧に達すると、内部のデジタル回路で、時間管理を行ないながら、DACの制御信号を生成し、DCDCの基準電圧を発生させる。その際に、DACへの入力信号も、段階的に徐々に立上げることにより、一次側入力電源に急峻な負荷をかけないような制御で突入電流を削減し、かつ出力電圧にオーバシュートとアンダーシュートの偏差が出ないようにしている。また、供給先LSIの制約が様々のため、本製品は、DCDC1とDCDC2の立上げ順番は、オプションにより変更可能に設計してある。

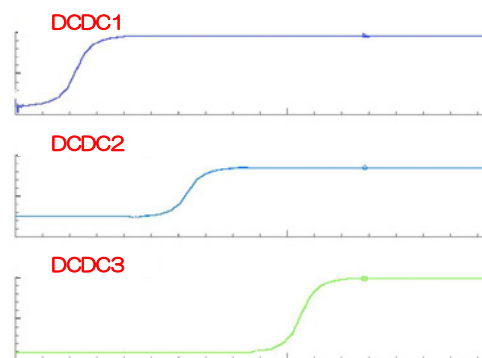


Fig.4 Power On Sequence of RP902K.

3-2-2 位相制御

複数のDCDCコンバータ動作は、各チャンネルのスイッチングの位相が重なることにより、チャネル間の干渉ノイズが発生し、主として内部電源ラインの揺らぎにより、内部回路が誤動作を起こす、もしくは外部のシステムにEMIノイズ等の問題が発生する場合がある。本製品では、Fig.5に示すように、全チャンネルで共通化した三角波発生回路（OSC）を用い、想定される入出力条件から、予めスイッチング幅を割り出し、スイッチングオン、オフの重なりを回避する制御を行うことにより、システム電源の安定動作を実現している。

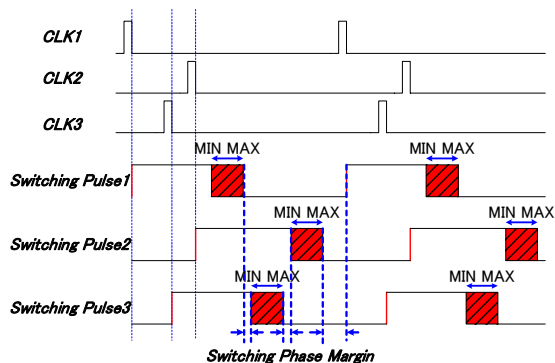


Fig.5 Phase Control of RP902K CLK.

3-3 ダイナミック可変技術

3-3-1 ダイナミック可変仕様

各ドライブメーカーが使用するレーザーダイオード及びレーザーダイオードドライバーを搭載したピックアップの制御方法はドライブメーカーのノウハウに相当し、詳細状況は不明であるが、一般的なLDDへの昇圧電源への要求事項として、Read/Write動作やDVD/BD動作等の比較的時間に余裕のある電圧可変に加え、書き込み時に温度上昇をモニタしながら電圧をコントロールし、書き込み品質確保及び、LD寿命を高める動的な電圧可変の用途が存在する、この要求実現のため、従来システムでは出力電圧をフィードバックする分圧抵抗をSWで切り替制御する。もしくは電源のフィードバック端子にDACから電圧を与えて電源の外部で制御を行っていた。本製品は、追加で外付け部品を使うことなく、7段階のダイナミックに出力を可変する機能を備えている。Table 3が、7段階の出力電圧仕様で、外部分圧抵抗で指定した100%電圧に対して、95.4%・・・72.7%の電圧をダイナミックに可変可能である。また可変する時には、定常時に流れるよりも大きな突入電流が流れる、これを回避する為に、3-2-1で記載した立上げ時に使われるSS制御機能を電圧可変時にも適用し、システムの安定動作を実現している。

Table 3 Variable Output Voltage of RP902K.

Stage	Ratio	V _{OUT3}	V _{FB3}
0	100%	11.000	1.000
1	95.4%	10.505	0.955
2	90.9%	10.000	0.909
3	86.4%	9.500	0.864
4	81.8%	9.000	0.818
5	77.3%	8.500	0.773
6	72.7%	7.997	0.727

3-3-2 外部制御方法

電源ICへの少ピン・小型PKG要求があるため、ダイナミック可変制御を行うコントロールピンは、可能な限り少ないピン数で、かつ専用ピンでなく、共通ピンとして開発する必要があった。本製品では、携帯電話用システム電源で実績のある1-Wire制御を、昇圧のイネーブル制御ピンに対して適用し、パルス幅の制約とパルスの個数で、昇圧の電圧を可変する制御方法を採用した。Fig.6に1-Wire制御のタイミング図を示す。

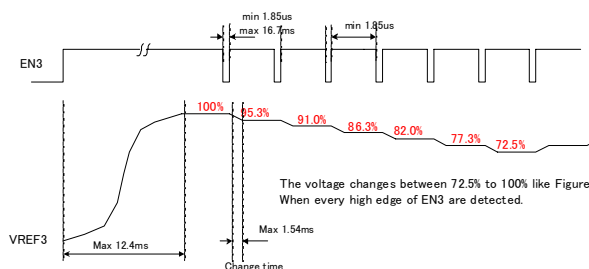


Fig.6 Timing Diagram of 1-Wire Control.

3-4 その他の技術

3-4-1 開発フロー改善

本製品開発は、設計フロー面でも新技術を適用した。

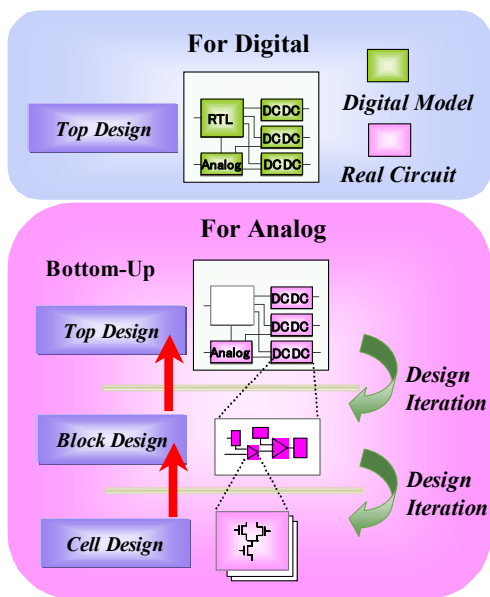


Fig.7 Traditional Design Flow.

システム電源開発において、Fig.7に示した従来の設計フローでは大きく2つの欠点がある。1つ目は、デジタル専用シミュレータとアナログ専用シミュレータを使用していたため、デジタル・アナログ相互動作では検証不足が生じ、設計不具合が発生していた。

2つ目は、小規模パーツからのボトムアップでアナログ回路の設計を行っていたため、積み上げ時に仕様書との不整合が発覚し、設計反復が何度も生じていた。

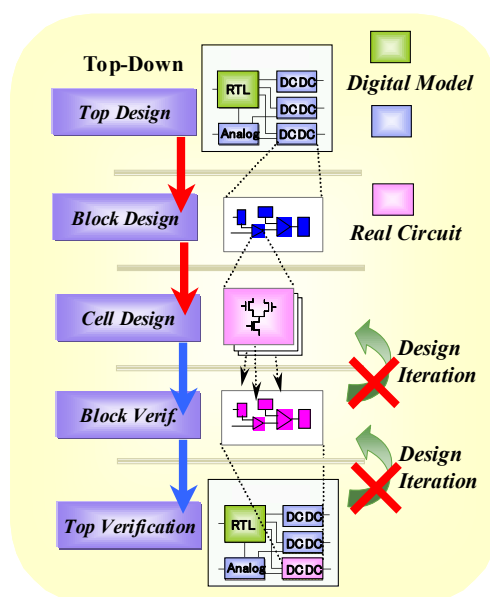


Fig.8 New Design Flow.

本製品開発では、従来の設計フローをFig.8に示す新設計フローを使い、デジタル・アナログ混載用シミュレータの適用と、独自のアナログ機能モデルを用いた上流工程からのトップダウン検証の実施、さらにそれに伴う仕様書やテスト手法の改善を試行した。このため、設計改訂項目や設計反復数が大幅に減少され、再設計に伴う無駄の削減が達成できた。

4. 今後の展開

我々の開発している電源ICのエネルギー変換効率が、機器の低消費電流化に直接影響を与え、環境改善に貢献できるため、今後も更に変換効率の高い電源ICの開発を進めていく。また本製品は、製品設計部ではなく電子デバイスカンパニー内でのプロジェクト組織であるMD-PG (Multi DCDC Project Group) で開発を担当し、前述の新しい設計フローを試行した。このような改善活動は、設計期間の短縮と設計品質の向上につながり、広い意味で地球環境の改善にも貢献すると考えている。

RP902Kは、リコーが携帯電話用システム電源で培った製造プロセス、電源アーキテクチャ、設計資産を用い、いち早くBD用のシステム電源として量産化を実現した製品である。ユーザーからは、次の要求仕様として、外付け部品の更なる削減、大電流化、低電圧出力対応、ダイナミック可変の制御方式の改善要求がある。更に高速化され性能が上がる次期ドライブに向け、仕様検討を行って、次期システム電源を開発していく。